

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-105926

(43)Date of publication of application : 23.04.1996

(51)Int.Cl.	G01R 31/02	G01B 11/24
	G01B 11/30	G01R 31/302
	G06T 7/00	H05K 3/00

(21)Application number : 06-241331 (71)Applicant : FUJITSU LTD

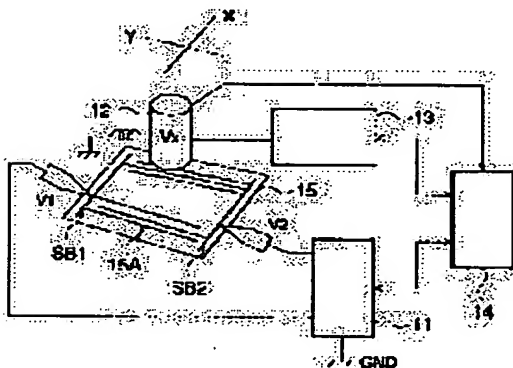
(22)Date of filing : 05.10.1994 (72)Inventor : ARAYA TAKETOSHI
OZAKI KAZUYUKI
SUKENORI HIDETOMO
OKAMOTO KENJI

(54) WIRING PATTERN INSPECTION DEVICE, AND WIRING PATTERN INSPECTION METHOD

(57)Abstract:

PURPOSE: To search breakage of a wiring pattern or a short circuit position at high speed by scanning a contactless voltage detection means on a subject board to be inspected without depending on inspection by a direct contact type probe for improving a wiring pattern inspection device.

CONSTITUTION: A device is provided for inspecting breakage of short-circuiting of a subject board 15 to be inspected having multi-line patterns in which ends of wiring patterns 15A are short-circuited by short bars SB1 for every other line to be combined with each other



like a nest of boxes. It is provided with a voltage supply means 11 to apply a first voltage V1 is applied to the short bar SBI at one end of the subject board 15, and apply a second voltage V2 to a short bar SB2 at the other end, a contactless voltage detection means 12 to measure a voltage Vx on the side where the multi-line patterns are not short-circuited to the first and the second voltage V1, V2, and a scan means 13 to scan the detection means 12 on the subject board 15, or scan the subject board 15 under the detection means 12.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-105926

(43) 公開日 平成8年(1996)4月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/02				
G 0 1 B 11/24		F		
11/30		C		

G 0 1 R 31/ 28

L

G 0 6 F 15/ 62

4 0 5 A

審査請求 未請求 請求項の数 8 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願平6-241331

(22) 出願日 平成6年(1994)10月5日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 荒谷 竹敏

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 尾崎 一幸

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 助則 英智

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 岡本 啓三

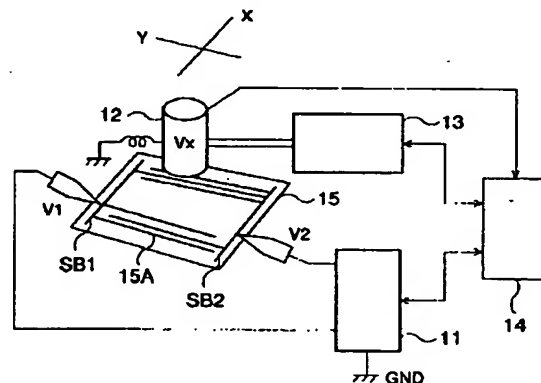
最終頁に続く

(54) 【発明の名称】 配線パターン検査装置及び配線パターン検査方法

(57) 【要約】

【目的】 配線パターン検査装置の改善に関し、直触プローブ検査に依存することなく、被検査基板上に非接触電圧検出手段を走査して、配線パターンの断線又は短絡位置を高速に探索する。

【構成】 配線パターン15Aの端が1列置きにショートバーSB1により短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板15の断線又は短絡を検査する装置において、被検査基板15の一方の端のショートバーSB1に第1の電圧V1を印加し、かつ、他方の端のショートバーSB2に第2の電圧V2を印加する電圧供給手段11と、第1、第2の電圧V1、V2に対する多列パターンの短絡されていない側の電圧Vxを測定する非接触電圧検出手段12と、被検査基板15上で検出手段12を走査するか又は該検出手段下を被検査基板15を走査する走査手段13を備える。



11; 電圧供給手段

15; 被検査基板

12; 非接触電圧検出手段

15A; 配線パターン

13; 走査手段

SB1, SB2; ショートバー

14; 制御手段

1

【特許請求の範囲】

【請求項1】 配線パターンの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板の断線又は短絡を検査する装置において、

前記被検査基板の一方の端のショートバーに第1の電圧を印加し、かつ、該被検査基板の他方の端のショートバーに第2の電圧を印加する電圧供給手段と、

前記第1の電圧及び第2の電圧に対する前記多列パターンの短絡されていない側の電圧を測定する非接触電圧検出手段と、

前記被検査基板上で非接触電圧検出手段を走査するか又は前記非接触電圧検出手段下を被検査基板を走査する走査手段を備えることを特徴とする配線パターン検査装置。

【請求項2】 前記非接触電圧検出手段は、電場が印加されると光学的性質が変化する電気光学素子を有することを特徴とする請求項1記載の配線パターン検査装置。

【請求項3】 前記電気光学素子は、前記被検査基板からの電場によって偏光量に変化するポッケルス素子から成ることを特徴とする請求項2記載の配線パターン検査装置。

【請求項4】 配線パターンの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板の断線又は短絡を検査する方法において、

前記被検査基板の一方の端のショートバーに第1の電圧を印加し、かつ、該被検査基板の他方の端のショートバーに第2の電圧を印加し、

前記第1の電圧及び第2の電圧に対する前記多列パターンの短絡されていない側の電圧を非接触で測定することを特徴とする配線パターン検査方法。

【請求項5】 配線パターンの端がショートバーにより短絡された第1の多列パターンと、前記第1の多列パターンに交差して配線パターンの端がショートバーにより短絡された第2の多列パターンとを上下層に有する被検査基板の短絡を検査する方法において、

前記被検査基板の上層のショートバーに第1の電圧を印加し、かつ、該被検査基板の下層のショートバーに第2の電圧を印加し、

前記第1の電圧及び第2の電圧に対する前記多列パターンの短絡されていない側の電圧を非接触で測定することを特徴とする配線パターン検査方法。

【請求項6】 前記被検査基板の一方の端のショートバー又は該被検査基板の上層のショートバーに対して接触検出用のプローブピンと電圧印加用のプローブピンと接触させ、及び、前記被検査基板の他方の端のショートバー又は該被検査基板の下層のショートバーに対して接触検出用のプローブピンと電圧印加用のプローブピンとそれぞれ接触させることを特徴とする請求項4又は5記載の

2

いずれかの配線パターン検査方法。

【請求項7】 前記多列パターンの短絡されていない側の電圧は、電場が印加されると光学的性質が変化する電気光学素子を有する非接触電圧検出手段を用いて測定することを特徴とする請求項4又は5記載のいずれかの配線パターン検査方法。

【請求項8】 前記電圧の測定は、前記非接触電圧検出手段を短絡されていない側の多列パターンに近づけることを特徴とする請求項4又は5記載のいずれかの配線パターン検査方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、配線パターン検査装置及び配線パターン検査方法に関するものであり、更に詳しく言えば、液晶表示パネルの引出し配線パターンの短絡又は断線検査をする装置及び方法の改善に関するものである。近年、電子機器の軽量化及びコンパクト化の要求に伴い、内部回路の配線パターンの高密度化が図られている。例えば、単純マトリクス又はTFT（Thin Film Transistor）アクティブマトリクス型の液晶表示パネルに見られるように、高密度配線を目的とした多層薄膜パターン化が進んでいる。この製造工程においては、配線パターンの欠けによる断線や銅残りによる短絡等のパターン検査が必須である。配線パターンは益々微細化する傾向にあるため、この検査は、もはや、作業者の目視では、困難となっている。そこで、自動配線パターン検査方法が開発されている。

【0002】これによれば、機械ブローブアレイの複数のブローブピンを一齐に液晶表示パネルの配線パターンに接触し、2つのパターン間に流れる電流又は2つのパターン間の抵抗を測定するパターン検査方法が採られる。しかし、被検査基板毎に機械ブローブアレイを作成する必要があり、液晶表示パネルの多品種化が進むと、このような検査方法が必ずしも適切と言えない。

【0003】そこで、被検査基板上に非接触電圧検出手段を走査して、配線パターンの断線又は短絡位置を高速に探索することができる装置及び方法が望まれている。

【0004】

【従来の技術】図8は、従来例に係る多ピンブローブを使用した液晶パネル検査装置の構成図を示している。例えば、単純マトリクス又はTFTアクティブマトリクス型の液晶表示パネル等のバスライン（以下配線パターンという）の断線又は短絡位置を検査する装置は、図8に示すように、機械ブローブアレイ1、ブローブ駆動部2、印加電圧発生部3、検査制御装置4及び電圧印加ピン5、6から成る。

【0005】被検査基板15の配線パターン15Aは、1列置きに左右のショートバーSB1、SB2にそれぞれ接続される。これは、当該パターン15Aに接続された画素電極を途中の製造工程まで静電気から保護するため

ある。当該装置の機能は、例えば、検査制御装置4からの電圧制御信号S12に基づいて印加電圧発生部3から正電圧V1が電圧印加ピン5を介して、被検査基板15のショートバーSB1に印加され、負電圧Vが電圧印加ピン6を介して、ショートバーSB2にそれぞれ印加される。

【0006】この状態で、検査制御装置4からの駆動制御信号S12に基づいてプローブ駆動部2により、機械プローブアレイ1が走査される。機械プローブアレイ1のプローブピン1Aは被検査基板15の配線パターン15Aに接触され、機械プローブアレイ1からの電圧検出信号S11が検査制御装置4に出力される。これにより、配線パターン15Aの断線又は短絡位置が当該制御装置4により判定される。

【0007】

【発明が解決しようとする課題】ところで、従来例の配線パターン検査方法によれば、機械プローブアレイ1に設けられた複数のプローブピン1Aが一斉に、かつ直接、配線パターン15Aやパッド電極に接触され、2つのパターン間に流れる電流又は2つのパターン間の抵抗が

測定される（以下直触プローブ検査という）。
【0008】このため、被検査基板15の種類毎に機械プローブアレイ1を作成する必要がある、多品種に対応した検査方法として好ましくない。また、プローブピン1Aの接触状態によっては被検査基板15にストレスを与えることがある。これにより、図8に示すように、配線パターン15Aに打痕7を付ける恐れがある。この打痕7を原因として塵が発生する等、クリーンな環境が阻害され、生産歩留りが低下する原因となる。

【0009】このような液晶パネル検査装置では、機械プローブアレイ1の走査時間が遅く高速検査の妨げとなる。これに対しては、一括してプローブピンを全検査箇所接触させる方法又は数百ピン以上のプローブアレイを使用してブロック毎に検査をすることにより、検査時間の短縮化が考えられる。しかし、液晶表示パネルの大型化及び高解像度化の要求により画素電極数が増加し、配線パターンが高密度化すると、機械プローブアレイ1のピン数の増加及びピンの微細化により、プローブアレイが高価になり、検査コストが増加するという問題がある。

【0010】本発明は、かかる従来例の問題点に鑑み創作されたものであり、直触プローブ検査に依存することなく、被検査基板上に非接触電圧検出手段を走査して、配線パターンの断線又は短絡位置を高速に探索することが可能となる配線パターン検査装置及び配線パターン検査方法の提供を目的とする。

【0011】

【課題を解決するための手段】図1は、本発明に係る配線パターン検査装置の原理図であり、図2（A）、

（B）は、本発明に係る配線パターン検査方法の原理図

をそれぞれ示している。本発明の検査装置は図1に示すように、配線パターン15Aの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板15の断線又は短絡を検査する装置において、前記被検査基板15の一方の端のショートバーSB1に第1の電圧V1を印加し、かつ、該被検査基板15の他方の端のショートバーSB2に第2の電圧V2を印加する電圧供給手段11と、前記第1の電圧V1及び第2の電圧V2に対する前記多列パターンの短絡されていない側の電圧Vxを測定する非接触電圧検出手段12と、前記被検査基板15上で非接触電圧検出手段12を走査するか又は前記非接触電圧検出手段下を被検査基板を走査する走査手段13を備えることを特徴とする。

【0012】本発明の検査装置において、前記非接触電圧検出手段12は、電場が印加されると光学的性質が変化する電気光学素子を有することを特徴とする。本発明の検査装置において、前記電気光学素子は、前記被検査基板15からの電場によって偏光量が変化するポッケルス素子から成ることを特徴とする。本発明の第1の検査方法は、図2（A）に示すように、配線パターン15Aの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板15の断線又は短絡を検査する方法において、前記被検査基板15の一方の端のショートバーSB1に第1の電圧V1を印加し、かつ、該被検査基板15の他方の端のショートバーSB2に第2の電圧V2を印加し、前記第1の電圧V1及び第2の電圧V2に対する前記多列パターンの短絡されていない側の電圧Vxを非接触で測定することを特徴とする。

【0013】本発明の第2の検査方法は、図2（B）に示すように、配線パターン15Aの端がショートバーSB1により短絡された第1の多列パターンと、前記第1の多列パターンに交差して配線パターン15Aの端がショートバーSB2により短絡された第2の多列パターンとを上下層に有する被検査基板15の短絡を検査する方法において、前記被検査基板15の上層のショートバーSB1に第1の電圧V1を印加し、かつ、該被検査基板15の下層のショートバーSB2に第2の電圧V2を印加し、前記第1の電圧V1及び第2の電圧V2に対する前記多列パターンの短絡されていない側の電圧Vxを非接触で測定することを特徴とする。

【0014】本発明の第1、第2の検査方法において、前記被検査基板15の一方の端のショートバーSB1又は該被検査基板15の上層のショートバーSB1に対して接触検出用のプローブピンと電圧印加用のプローブピンと接触させ、及び、前記被検査基板15の他方の端のショートバーSB2又は該被検査基板15の下層のショートバーSB2に対して接触検出用のプローブピンと電圧印加用のプローブピンとそれぞれ接触させることを特徴

とする。

【0015】本発明の第1、第2の検査方法において、前記多列パターンの短絡されていない側の電圧 V_x は、電場が印加されると光学的性質が変化する電気光学素子を有する非接触電圧検出手段12を用いて測定することを特徴とする。本発明の第1、第2の検査方法において、前記電圧の測定は、前記非接触電圧検出手段12を短絡されていない側の多列パターンに近づけることを特徴とし、上記目的を達成する。

【0016】

【作 用】次に、図1を参照しながら、本発明の配線パターン検査装置の動作を説明する。被検査基板15の一方の端のショートバーSB1に第1の電圧 V_1 が電圧供給手段11から印加され、同様に、その他方の端のショートバーSB2に第2の電圧 V_2 がそれぞれ印加される。この状態で、被検査基板15上に非接触電圧検出手段12が走査手段13により走査され、又は、非接触電圧検出手段12を走査手段13により被検査基板が走査されると、第1の電圧 V_1 及び第2の電圧 V_2 に対する多列パターンの短絡されていない側の電圧 V_x が非接触電圧検出手段12によって測定される。

【0017】このため、配線パターン15Aの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わされた多列パターンを有する被検査基板15の断線又は短絡を非接触状態で、しかも、高速に検査することができる（本発明の第1の検査方法）。また、被検査基板15毎に従来例のような機械プローブアレイを用意する必要がなくなる。

【0018】さらに、液晶表示パネルの大型化及び高解像度化により画素電極数が増加し、配線パターンが高密度化した場合でも、当該装置に必要なプローブピンの数は、被検査基板15のショートバーSB1、SB2に電圧 V_1 、 V_2 を印加する2本のプローブピンと、その接触状態を検出する2本のプローブピンの合計4本に留まる。

【0019】これにより、従来例のような直触プローブ検査に要する多数のピンを揃えた高価な機械プローブアレイが不要となり、検査コストの低減化を図ることが可能となる。本発明の第1の検査方法によれば、図2

(A)に示すように、一方の端のショートバーSB1に印加された第1の電圧 V_1 及び他方の端のショートバーSB2に印加された第2の電圧 V_2 に対する多列パターンの短絡されていない側の電圧 V_x が非接触で測定される。

【0020】このため、次工程では切断されてしまうショートバーSB1、SB2に、第1の電圧 V_1 及び第2の電圧 V_2 を印加する4本のプローブピンが接触されるのみであり、被検査基板15にストレスがかからず、配線パターン15Aを所定形状に維持できる。これにより、接触信頼性に富み、しかも、ゴミの発生が抑えられ、ク

リーンな検査環境が維持され、被検査基板15の生産歩留りが向上する。被検査基板15の多品種化に対応した配線パターン検査方法が提供される。

【0021】本発明の第2の検査方法によれば、図2(B)に示すように、上層のショートバーSB1に印加された第1の電圧 V_1 及び下層のショートバーSB2に印加された第2の電圧 V_2 に対する多列パターンの短絡されていない側の電圧 V_x が非接触で測定される。このため、ショートバーSB1により短絡された第1の多列パターンと、ショートバーSB2により短絡された第2の多列パターンとが上下層で交差する被検査基板15の層間短絡を非接触状態で、しかも、高速に検査することができる。

【0022】本発明の第1、第2の検査方法において、ショートバーSB1に対して接触検出用、電圧印加用の2本のプローブピンが接触され、及び、ショートバーSB2に対して接触検出用、電圧印加用の2本のプローブピンが接触される。このため、電圧印加用プローブピンによって印加された第1、第2の電圧 V_1 、 V_2 がショートバーSB1、SB2に確実に印加されたか否かを接触検出用プローブピンによって、検出することができる。

【0023】これにより、プローブピンの浮き状態等の電圧印加ミスによる電圧誤測定が無くなり、信頼性良く被検査基板15の断線又は短絡を検査することができる。本発明の第1、第2の検査方法によれば、非接触電圧検出手段12を用いて電圧 V_x が測定される。例えば、非接触電圧検出手段12が短絡されていない側の多列パターンに近づけられる。

【0024】このため、配線パターンの断線又は短絡によって微妙に変化する電場が電気光学素子により検出されると、その偏光量から電圧を測定すること、及び、その位置を特定することが可能となる。すなわち、配線パターン上に電場が発生していると、その電場によって、非接触電圧検出手段のポッケルス素子等の電気光学素子内で被検査基板15に向かう面で光が反射して往復する間に偏光量に変化する。

【0025】これにより、従来例のような直触プローブ検査に依存することなく、被検査基板15上に非接触電圧検出手段12を走査することにより、配線パターンの断線又は短絡位置を高速に探索することが可能となる。

【0026】

【実施例】次に、図を参照しながら本発明の各実施例について説明をする。図3～7は、本発明の実施例に係る配線パターン検査装置及び配線パターン検査方法を説明する図である。

(1) 第1の実施例の説明

図3は、本発明の各実施例に係る液晶パネルの配線パターン検査装置の構成図であり、図4はその非接触電圧センサの内部構成図である。図5は、液晶パネルの配線パ

ターンの説明図である。図6(A)、(B)は、本発明の第1の実施例に係る短絡又は断線欠陥検査時のパターン図をそれぞれ示している。

【0027】例えば、TFTアクティブマトリクス型の液晶パネル(以下被検査基板15という)の断線又は短絡を検査する装置は、図3に示すように、印加電圧発生器21、非接触電圧センサ22、センサ走査部23、検査制御装置24、電圧印加ピン25、26を備える。すなわち、印加電圧発生器21は図1の電圧供給手段11の一例であり、検査制御装置24からの電圧制御信号S3に基づいて、被検査基板15の一方の端のショートバーSB1に印加する第1の電圧V1(通常は正電圧:以下単に+Vという)を発生し、かつ、他方の端のショートバーSB2に印加する第2の電圧V2(通常は負電圧:以下単に-Vという)を発生するものである。印加電圧発生器21は接触検出回路を内蔵する。当該検出回路は、電圧印加ピン25、26がショートバーSB1、SB2に確実に印加されたか否かを接触検出用プローブピンによって検出するものである。なお、接触検出用プローブピンは図示していない。

【0028】非接触電圧センサ22は図1の非接触電圧検出手段12の一例であり、電圧+V及び電圧-Vに対する多列パターンの短絡されていない側の電圧V_xを測定するものである。非接触電圧センサ22については図4において詳述する。センサ走査部23は図1の走査手段13の一例であり、例えば、被検査基板15上でセンサ走査信号S2に基づいて非接触電圧センサ22を配線パターン15Aの列(X)方向及びその行(Y)方向に走査するものである。又は、走査手段13は非接触電圧センサ22を固定した状態で、該センサ22下を被検査基板15をX-Y方向に駆動するステージ駆動装置のようなものでも良い。

【0029】検査制御装置24は図1の制御手段14の一例であり、印加電圧発生器21、非接触電圧センサ22及びセンサ走査部23の入出力を制御する。例えば、制御装置24はセンサ22からの電圧検出信号S1に基づいて短絡欠陥又は断線欠陥を判断し被検査基板15の良否を判定する。また、制御装置24はセンサ走査部23にセンサ走査信号S2を出力し、その出力制御をしたり、印加電圧発生器21に電圧制御信号S3を出力し、その出力制御をする。

【0030】電圧印加ピン(電圧印加用プローブピン)25は印加電圧発生器21で発生された電圧+Vを被検査基板15の一方の端のショートバーSB1に印加するものである。電圧印加ピン26は同様に、電圧-Vを被検査基板15の他方の端のショートバーSB2に印加するものである。次に、本発明の各実施例で使用する非接触電圧センサ22を説明する。当該センサ22は図4に示すように、レーザ光源41、コリメートレンズ42、偏光子43、ビームスプリッタ44、フォーカシングレ

ンズ45、48ポッケルス素子46、検光子47及びフォトディテクタ49から成る。

【0031】レーザ光源41は光ビームを発生し、コリメートレンズ42は光源41の光出力を平行ビームにし、偏光子43は光ビームの偏波面を特定の方向に揃えるものである。ビームスプリッタ44は偏光子43からの光ビームをポッケルス素子46の方向に反射させ、フォーカシングレンズ45はビームスプリッタ44からの光ビームを収束するものである。

【0032】ポッケルス素子46は電気光学素子の一例であり、被検査基板15からの電場によって偏光量に変化するものである。なお、本発明の実施例で使用するポッケルス素子46は、被検査基板15を全体に覆うような大きなものではなく、配線幅数十μm程度をトレースできるような小さなものである。また、ポッケルス素子等の電気光学効果により、非接触で電圧を測定し得ることは公知である。ポッケルス素子46の表面には透明伝導膜46Aが設けられ、裏面には反射膜46Bが設けられる。当該伝導膜46Aは印加電圧発生器21の共通電位(接地線GND=0V)に接続され、被検査基板15の配線パターン15Aに接近させると、素子46内に配線パターン15Aの電圧による電界が発生し、電気光学効果によって、内部を通過する光ビームの偏波面が変化する。

【0033】検光子47は反射光の偏波面を特定の方向に揃えるものである。フォーカシングレンズ48は検光子47からの光ビームを収束するものである。フォトディテクタ49は、レンズ48によって47からの収束された反射光を電圧に変換するものである。次に、非接触電圧センサ22の動作を説明する。まず、光源41からの光出力がコリメートレンズ42により平行ビームにされると、偏光子43により光ビームの偏波面が特定の方向に揃えられ、該ビームがビームスプリッタ44に入射される。ビームスプリッタ44からの光ビームはフォーカシングレンズ45で収束され、ポッケルス素子46の表面の透明伝導膜を通して素子内を透過し、該素子の裏面の反射膜46B上で焦点を結像し反射する。この反射光は拡散状態であるがフォーカシングレンズ45で再び平行光としてビームスプリッタ44に戻り、一部は透過してフォトディテクタ49に向かう。光ビームは検光子47を経てフォーカシングレンズ48で収束され、フォトディテクタ49で結像する。

【0034】このような状態のセンサ22を被検査基板15の配線パターン15Aに接近させると、ポッケルス素子46内に配線パターン15Aの電圧による電界が発生し、電気光学効果によって、内部を通過する光ビームの偏波面が変化する。これによる反射光はビームスプリッタ44に戻り、検光子47で光ビームの光量に応じて変換し、その後、フォトディテクタ49で電圧に変換され、配線パターン15Aの電圧に関連した電圧検出信号S1が検査制御装置24に転送される。

【0035】なお、周知のように、共通電位(0V)を中心とした正負電圧±Vの直線性を改善するため、偏光子43に1/4波長板を使用して光学的なオフセットを与えることや、光源41を変調してフォトディテクタ46によりサンプリング(同期検出)することで、電圧検出信号S1のS/N比を向上させる方法でも良い。次に、被検査基板15について説明をする。本発明の検査装置で検査可能な被検査基板15は、例えば、図5に示すような配線パターン15Aの端が1列置きに左端又は右端のショートバーSB1、SB2により短絡され、相互

10 に入れ子状に組み合わされた多列パターンを有する。横方向の配線パターン15Aはゲートバスラインである。【0036】ショートバーSB1、SB2は、液晶パネル製造の中間工程での静電破壊を防ぐために形成される。ショートバーSB1、SB2に接続された配線パターン15Aの反対側(左端又は右端)はパッド15Bとなっており、次工程でドライバICが接続される。縦方向の配線パターン15Cはデータバスラインである。データバスラインは、ショートバーSB3、SB4に接続され、他端はドライバICのパッド15Dとなっている。但し、

20 ゲートバスラインとデータバスラインとは上下層に形成され、交差部での接続は無い。なお、ショートバーSB3、SB4を含む外側は、次工程でドライバICが実装した後、図5の二点鎖線で示されるような位置で切断されるものである。このため、ショートバーSB1～SB4自体は配線パターン15A又は15Cのような微細構造な必要とされず、十分な配線幅と低電気抵抗を満たすものである。

【0037】次に、本発明の第1の実施例に係る液晶パ

30 ネルの配線パターン検査方法について当該装置の動作を説明する。例えば、図6(A)に示すような被検査基板15の配線パターン(以下ゲートバスラインともいう)15Aの断線又は短絡を検査する場合、まず、被検査基板15の一方の端のショートバーSB1に電圧+Vを印加し、かつ、該被検査基板15の他方の端のショートバーSB1に第2の電圧V1を印加する。

【0038】電圧印加ピン25から、左端ショートバーSB1に電圧+Vを印加し、右端ショートバーSB2に電圧-Vを印加する。配線パターン15Aが正常ならば、この状態で、左端側のパッド15Bの電圧は-Vになる。右端のパッド15Bの電圧は+Vになる。この際に、被検査基板15の一方の端のショートバーSB1に対して接触検出用のプローブピンと電圧印加用ピン25と接触させ、及び、他方の端のショートバーSB2に対して接触検出用のプローブピンと電圧印加ピン26とそれぞれ接触させる。

【0039】その後、電圧±Vに対する多列パターンの短絡されていないパッド15B側の電圧Vxを測定する。この際に、電圧Vxは左端側に並んだパッド15Bを順次、センサ走査部23により走査し、非接触電圧センサ

12を多列パターンに近づけて測定する。これにより、ゲートバスライン15Aの断線あるいは短絡が高速に検査される。

【0040】ここで、もしも、図6(A)に示すように、ゲートバスライン15Aに短絡欠陥31が生じていると、右端のパッド15Bの電圧は配線パターン自身の電気抵抗及び短絡欠陥31の自身の電気抵抗値との分圧作用により、+V1と-V1の中間値になる。この場合には、1列下のゲートバスライン15Aの左端のパッド15Bの電圧も+V1と-V1の中間値になるが、現実の短絡欠陥31では、電気抵抗値が全く零ではなく、この2つの中間電圧値は必ず異なっている。たまたま一方が無電圧(共通電位すなわちアース)になったとしても、当該2列を比較検証することによって、断線欠陥と誤判定することはない。

【0041】また、短絡位置を特定する場合には、非接触電圧センサ22を右端のパッド15Bから測定電圧が変化し始めるまで、左端のパッド15Bの方向に当該センサ22を移動させることで、その短絡欠陥31の位置を特定することが可能となる。なお、図6(B)に示すように、ゲートバスライン15Aに断線欠陥32が生じていると、右端のパッド15Bの電圧が規定の+V1ではなく、無電圧(共通電位すなわちアース)になる。同様に、断線位置を特定するには、非接触電圧センサ22を右端側のパッド15Bから測定電圧が無電圧(共通電位すなわちアース)状態でなくなるまで、左端のパッド15Bの方向に当該センサ22を移動させることで、その断線欠陥32の位置を特定することが可能となる。

【0042】このようにして、本発明の第1の実施例の液晶パネルの配線パターン検査装置によれば、図2に示すように、印加電圧発生器21、非接触電圧センサ12及びセンサ走査部23を備える。このため、印加電圧発生器21から被検査基板15の一方の端のショートバーSB1に電圧+Vが印加され、同様に、その他方の端のショートバーSB2に電圧-Vがそれぞれ印加され、この状態で、センサ走査部23により当該基板15上に非接触電圧センサ12を走査することにより、電圧±Vに対する多列パターンのパッド15B側の電圧Vxを当該センサ22により高速に測定すること、及び、断線又は短絡位置を高速に探索することが可能となる。

【0043】これにより、被検査基板15毎に従来例のような機械プローブアレイを用意する必要がなくなる。また、液晶表示パネルの大型化及び高解像度化により画素電極数が増加し、配線パターンが高密度化した場合でも、当該装置に必要なプローブピンの数は、被検査基板15のショートバーSB1、SB2に電圧±Vを印加する2本のプローブピンと、その接触状態を検出する2本のプローブピンの合計4本に留まる。

【0044】また、本発明の第1の実施例に係る検査方法によれば、図6(A)に示すように、ショートバーS

B1, SB2に印加された電圧 $\pm V$ に対する多列パターンのパッド15B側の電圧 V_x が非接触電圧センサ12により測定される。このため、配線パターンの断線又は短絡によって微妙に変化する電場がポッケルス素子46により検出されると、その偏光量から電圧を測定すること、及び、その位置を特定することが可能となる。また、次工程では切断されてしまうショートバーSB1, SB2に、電圧 $\pm V$ を印加する4本のプローブピンが接触されるのみであり、被検査基板15にストレスがかからず、配線パターン15Aを所定形状に維持できる。

【0045】これにより、接触信頼性に富み、しかも、ゴミの発生が抑えられ、クリーンな検査環境が維持され、液晶表示パネルの生産歩留りが向上する。さらに、本発明の第1の実施例によれば、1つのショートバーSB1, SB2に対して接触検出用と電圧印加用の2本ずつのプローブピンが接触されるため、電圧印加ピン25, 26によって印加された電圧 $\pm V$ がショートバーSB1, SB2に確実に印加されたか否かを接触検出用プローブピンによって、検出することができる。

【0046】これにより、プローブピンの浮き状態等の電圧印加ミスによる電圧誤測定が無くなり、信頼性良く被検査基板15の断線又は短絡を検査することができる。さらに、従来例のような直触プローブ検査に要する多数のピンを揃えた高価な機械プローブアレイが不要となり、検査コストの低減化を図ることができ、被検査基板15の多品種化に対応した配線パターン検査方法が提供される。

【0047】なお、このような検査の場合、周知のように、非接触電圧センサ22の光路を分岐して同光軸上に照明装置及びTVカメラを配置し、さらに、ポッケルス素子46として可視光が透過するものを使用し、かつ、当該素子46の裏面に形成された反射膜46Bに可視光を透過するようにし、光源41の光ビームが反射するようなダイクロイック特性とすることで、TVカメラにより、短絡欠陥31や断線欠陥32等の光学像を得ることができる。

【0048】(2) 第2の実施例の説明

図7は、本発明の第2の実施例に係る液晶パネルの配線パターン検査方法の説明図を示している。第2の実施例では第1の実施例と異なり、被検査基板15の上下層間の短絡欠陥を検査するものである。すなわち、本発明の第2の検査方法は図7に示すように、配線パターン15Aの端がショートバーSB1により短絡された上層部の多列パターンと、この多列パターンに交差して配線パターン15Cの端がショートバーSB3により短絡された下層部の多列パターンとを有する被検査基板15の短絡を検査するものである。

【0049】例えば、図6(A), (B)で説明したような同一層上の短絡あるいは断線を検査した後に、図7に示すような上下層間の短絡検査をする。すなわち、電

圧印加ピン25から上層ショートバーSB1に電圧 $+V$ を印加し、電圧印加ピン26から下層ショートバーSB3に電圧 $-V$ を印加する。この際に、被検査基板15の上層のショートバーSB1に対して接触検出用のプローブピンと電圧印加ピン25とを接触させ、下層のショートバーSB2に対して接触検出用のプローブピンと電圧印加ピン26とをそれぞれ接触させる。

【0050】その後、電圧 $\pm V$ に対する多列パターンの短絡していないパッド側15Bの電圧 V_x を測定する。この際に、上層の配線パターン上に順次、非接触電圧センサ22がセンサ走査部23により走査され、当該センサ22を多列パターンに近づけることにより、電圧 V_x が測定される。これにより、被検査基板15の上下層間の短絡、特に、パターンが交差する部分での短絡を精度良く検査することができる。

【0051】ここで、もしも、図7に示すように、上下層間の配線パターン15A, 15Dが正常ならば、この状態で、右端側のパッド15Bの電圧は $+V$ になり、下層のパッド15Dの電圧は $-V$ になる。また、上下配線パターン15A, 15C間、例えば、交差部で層間短絡欠陥33が生じていると、そのパターンの右端のパッド15Bの電圧は配線パターン自身の電気抵抗及び短絡欠陥33の自身の電気抵抗値との分圧作用により、 $+V$ 1と $-V$ 1との間のそれぞれ異なった値になる。

【0052】なお、この場合も右端のパッド15Bから測定電圧が変化し始めるまで左端のショートバーSB1の方向にセンサ22を移動させることで、欠陥位置を特定することができる。このようにして、本発明の第2の実施例に係る液晶パネルの配線パターン検査方法によれば、図7に示すように、上層のショートバーSB1に印加された電圧 $+V$ 及び下層のショートバーSB3に印加された電圧 $-V$ に対する多列パターンの短絡されていない側の電圧 V_x が非接触電圧センサ22により測定される。

【0053】このため、ショートバーSB1により短絡された第1の多列パターンと、ショートバーSB3により短絡された第2の多列パターンとが上下層で交差する被検査基板15の短絡を非接触状態で、しかも、高速に検査することができる。これにより、第1の実施例と同様に、被検査基板毎に機械プローブアレイを用意する必要がなく、画素電極数が増加し、配線パターン15A, 15Cが高密度化した場合でも、被検査基板15のショートバーSB1, SB3に電圧 $\pm V$ を印加する2本のプローブピンと、その接触状態を検出する2本のプローブピンの合計4本に留まる。

【0054】また、本発明の第1の実施例と同様に、非接触電圧センサ22により、上下層の配線パターン15A, 15Cの短絡によって微妙に変化する電場がポッケルス素子46により検出され、その偏光量から電圧を測定すること、及び、その位置を特定することが可能とな

る。さらに、ショートバーSB1、SB3に4本のプローブピンが接触されるのみであり、被検査基板15にストレスがかからず、配線パターン15Aを所定形状に維持できる。

【0055】これにより、第1の実施例と同様に、接触信頼性に富み、しかも、ゴミの発生が抑えられ、クリーンな検査環境が維持され、液晶表示パネルの生産歩留りが向上する。

【0056】

【発明の効果】以上説明したように、本発明の配線パターン検査装置によれば、電圧供給手段、非接触電圧検出手段及び走査手段を備え、当該走査手段が、被検査基板上で非接触電圧検出手段を走査するか又は非接触電圧検出手段下を被検査基板を走査する。

【0057】このため、従来例のような機械プローブアレイに依存することなく、配線パターンの端が1列置きにショートバーにより短絡され、相互に入れ子状に組み合わせられた多列パターンを有する被検査基板の断線又は短絡を、走査手段によって走査される非接触電圧検出手段により、非接触状態で、しかも、高速に検査することができる。さらに、プローブピンの数はショートバーに電圧を印加する4本のプローブピンに留まり、検査コストの低減化が図れる。

【0058】本発明の配線パターン検査方法によれば、一方の端のショートバーに印加された電圧及び他方の端のショートバーに印加された電圧に対する多列パターンの短絡されていない側の電圧が非接触で測定される。このため、次工程では切断されてしまうショートバーに電圧を印加する4本のプローブピンが接触されるのみであり、被検査基板にストレスがかからず、配線パターンの所定形状を維持できる。また、接触信頼性に富み、しかも、クリーンな検査環境が維持され、被検査基板の生産歩留りが向上する。

【0059】本発明の他の検査方法によれば、ショートバーにより短絡された第1の多列パターンと、他のショートバーにより短絡された第2の多列パターンとが上下層で交差する被検査基板の短絡を非接触状態で、しかも、高速に検査することができる。本発明の検査方法によれば、1つのショートバーに対して接触検出用、電圧印加用の2本のプローブピンが接触されるため、プローブピンの浮き状態等の電圧印加ミスによる電圧誤測定が無くなり、信頼性良く断線又は短絡を検査することができる。

【0060】本発明の検査方法によれば、配線パターンの断線又は短絡によって微妙に変化する電場が非接触電圧検出手段により検出され、これに基づく偏光量から電圧を測定すること、及び、その位置を高速に特定することが可能となる。従来例のような直触プローブ検査に依

存することが無くなる。これにより、大型化及び高解像度化される液晶表示パネルの高密度配線パターンを高速かつ高精度に検査可能な配線パターン検査装置の提供に寄与するところが大い。

【図面の簡単な説明】

【図1】本発明に係る配線パターン検査装置の原理図である。

【図2】本発明に係る配線パターン検査方法の原理図である。

10 【図3】本発明の各実施例に係る液晶パネルの配線パターン検査装置の構成図である。

【図4】本発明の各実施例に係る非接触電圧センサの内部構成図である。

【図5】本発明の各実施例に係る液晶パネルの配線パターンの説明図である。

【図6】本発明の第1の実施例に係る短絡又は断線検査時のパターン図である。

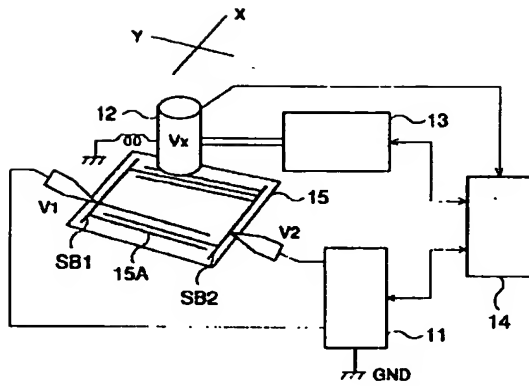
【図7】本発明の第2の実施例に係る液晶パネルの配線パターン検査方法の説明図である。

20 【図8】従来例に係る多ピンプローブを使用した液晶パネル検査装置の構成図である。

【符号の説明】

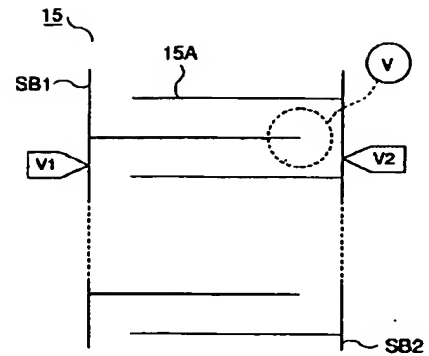
- 11…電圧供給手段、
- 12…非接触電圧検出手段、
- 13…走査手段、
- 14…制御手段、
- 21…印加電圧発生器、
- 22…非接触電圧センサ、
- 23…センサ走査部、
- 30 24…検査制御装置、
- 25、26…電圧印加ピン、
- 41…レーザ光源、
- 42…コリーメトレンズ、
- 43…偏光子、
- 44…ビームスプリッタ、
- 45、48…フォーカシングレンズ、
- 46…ボッケルス素子、
- 47…検光子、
- 49…フォトディテクタ、
- 40 15A、15C…配線パターン、
- 15B、15D…パッド、
- SB1～SB4…ショートバー、
- V1、V2…第1、第2の電圧、
- Vx…電圧、
- S1…電圧検出信号、
- S2…電圧制御信号、
- S3…センサ走査信号。

【図1】

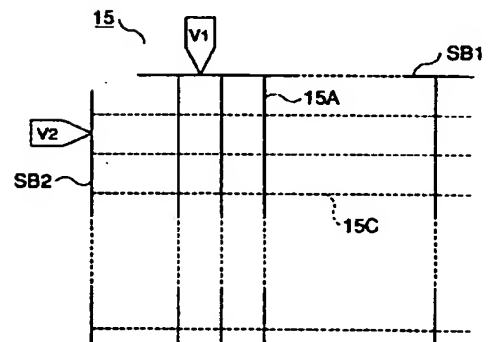


- | | |
|---------------|------------------|
| 11: 電圧供給手段 | 15: 検検査基板 |
| 12: 非接触電圧検出手段 | 15A: 配線パターン |
| 13: 検査手段 | SB1, SB2: ショートバー |
| 14: 制御手段 | |

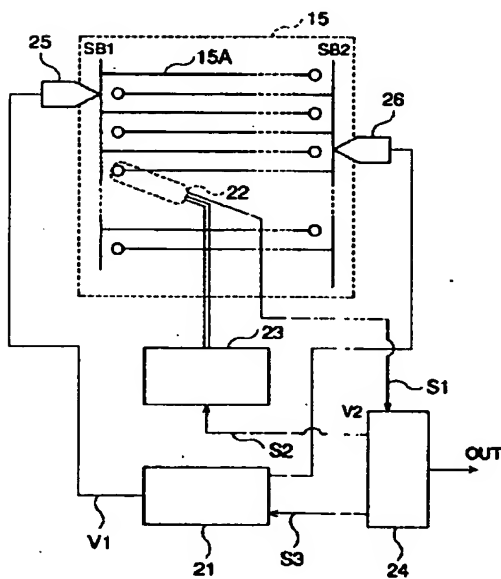
【図2】



(A)

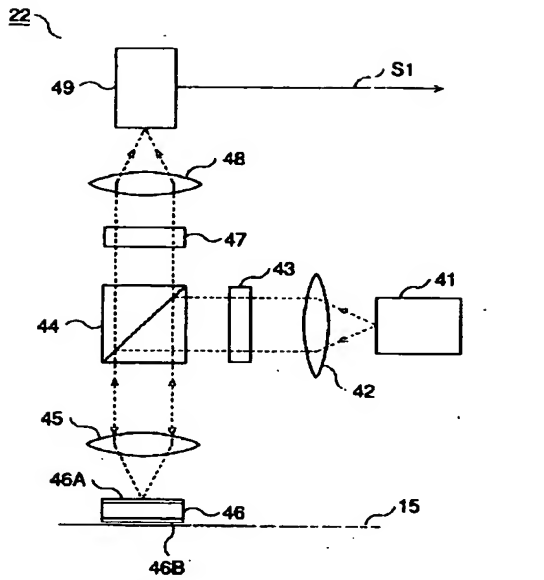


【図3】



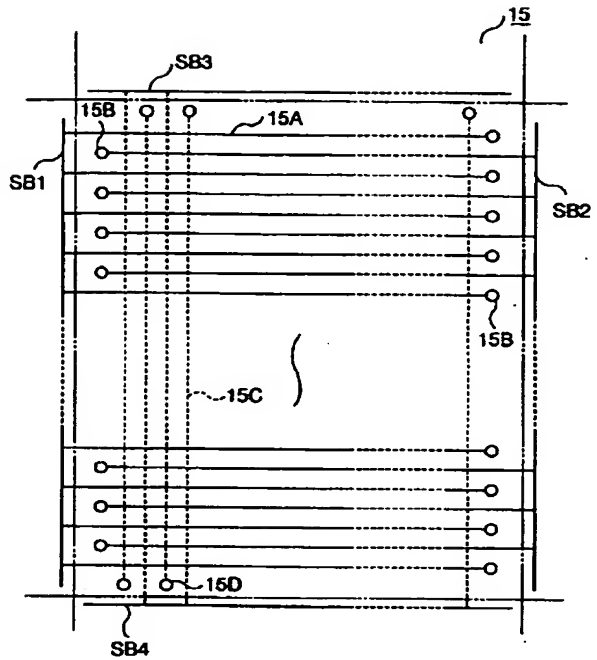
- | | |
|--------------|----------------|
| 22: 非接触電圧センサ | 25, 26: 電圧印加ピン |
| 21: 印加電圧発生器 | S1: 電圧検出信号 |
| 24: 検査制御装置 | S2: 電圧制御信号 |
| 23: センサ走査部 | S3: センサ走査信号 |

【図4】



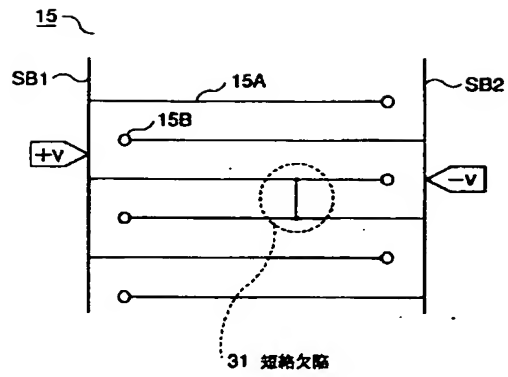
- | | |
|----------------|----------------|
| 41: レーザ光源 | 46: ポツケルス素子 |
| 42: コリメートレンズ | 46A: 透明伝導膜 |
| 43: 偏光子 | 46B: 反射膜 |
| 44: ビームスプリッタ | 47: 検光子 |
| 45: フォーカシングレンズ | 48: フォーカシングレンズ |
| | 49: フォトディテクタ |

【図5】

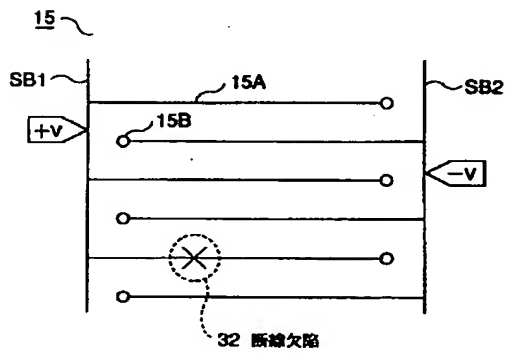


- 15A: 配線パターン (ゲートバスライン)
 15C: 配線パターン (データバスライン)
 15B, 15D: パッド

【図6】

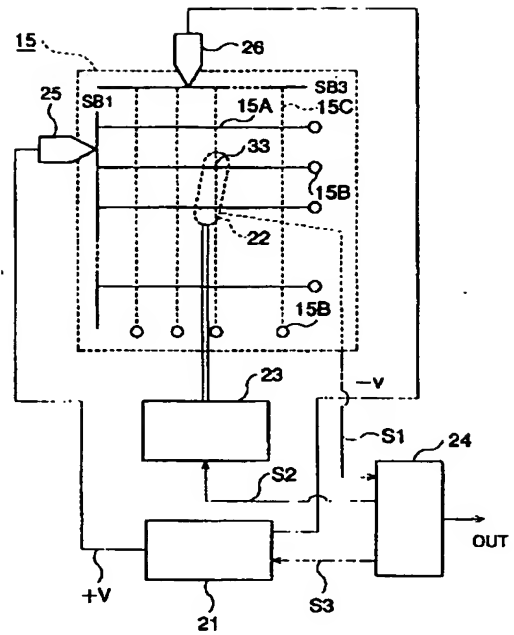


(A)



(B)

【図7】

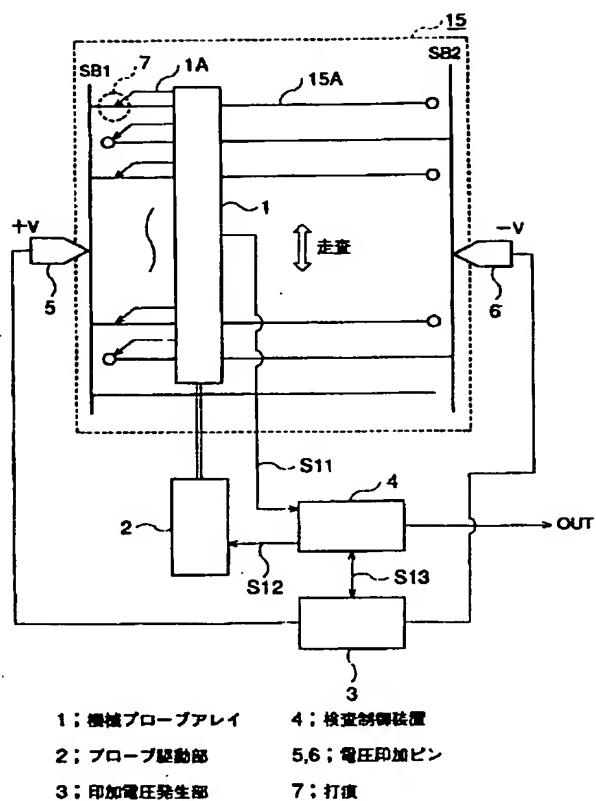


15A：上層の配線パターン

15C：下層の配線パターン

33：層間短絡欠陥

【図 8】



フロントページの続き

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G O I R 31/302

G 0 6 T 7/00

H O 5 K 3/00

T
Q

(72)発明者 岡元 謙次

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内